

MSIM-PCB

(日本国内販売名 : PCBsim™)

翻訳 : シグナル工房 野田

*For Complete Signal Integrity
Analysis with Transmission line
Modeling Capabilities*



www.signalkhobho.com

SPICEとは

Simulation Program with Integrated Circuit Emphasisの略

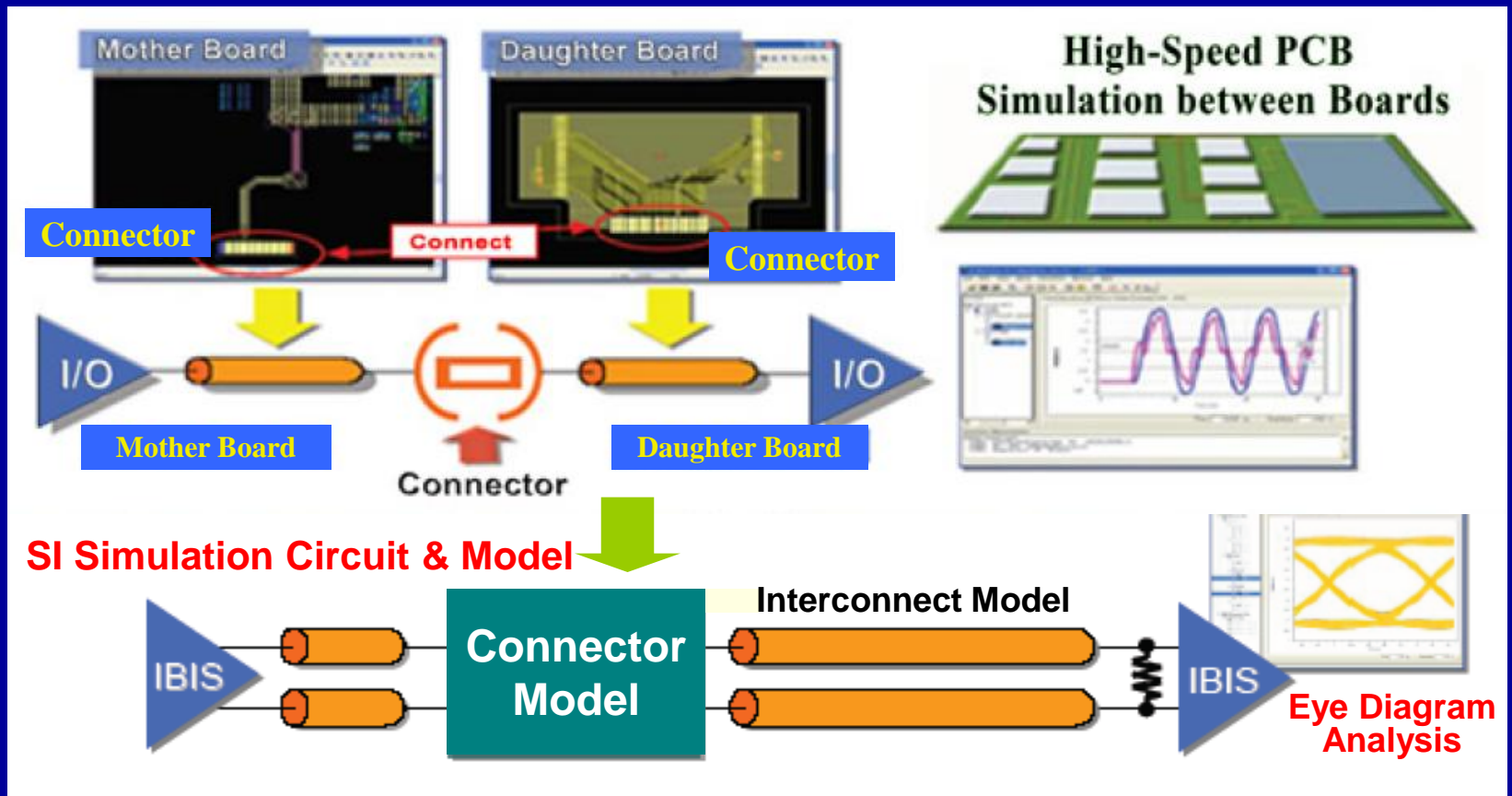
主に半導体設計に使われ基板などの伝送線路解析では精度が悪いとされているケースが多い

HSPICE互換と汎用SPICEの違い

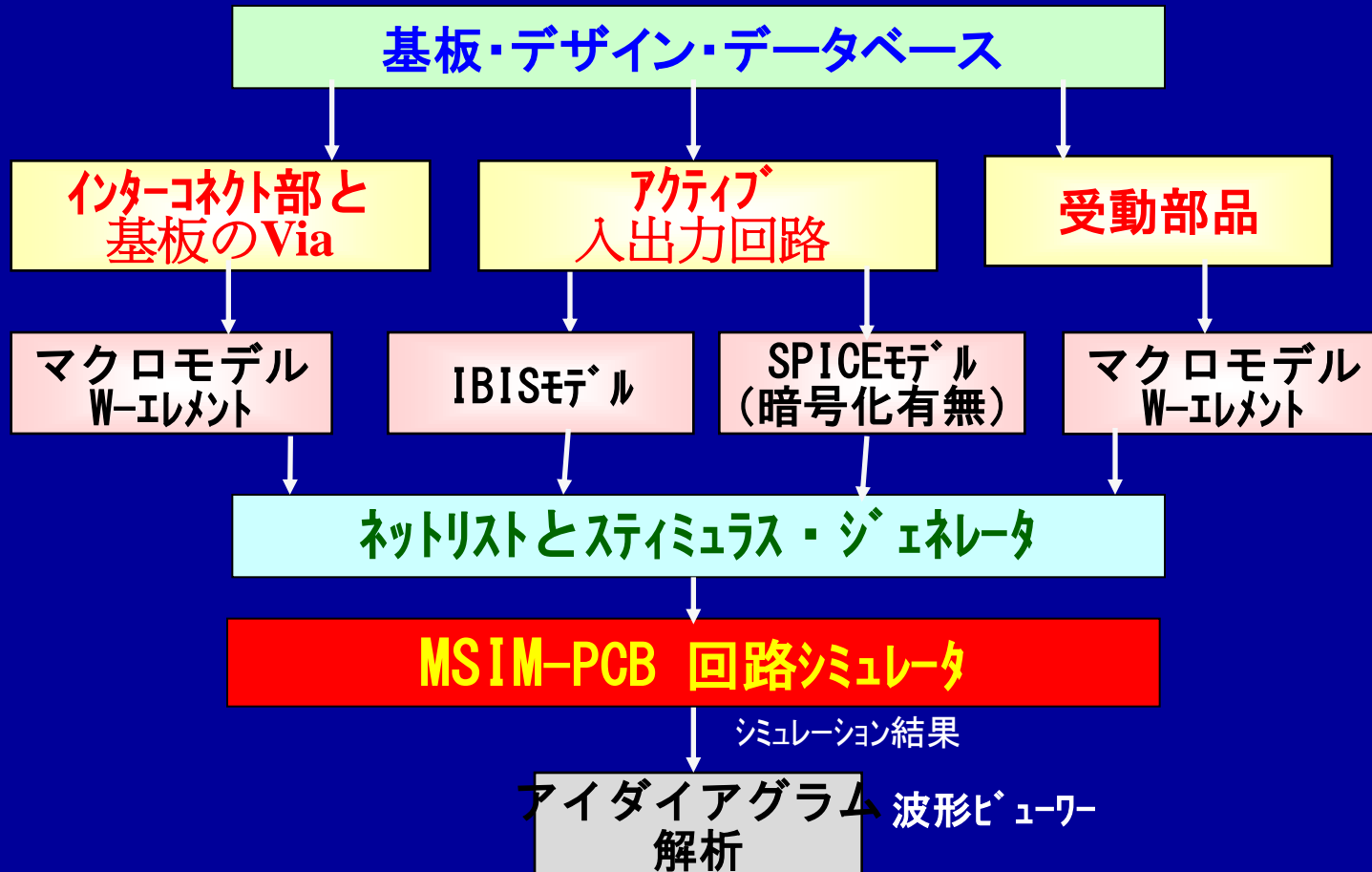
- ◆ HSPICE互換 (MSIM-PCB)
 - Wエレメント(RLGCモデル, Tableモデル、Sパラメータモデル) 多導体損失分布定数モデルが扱える
 - IBISモデル(Bモデル)が扱える
- ◆ 汎用SPICE (フリーのLTSPICEなど)
 - ◆ 伝送線路モデルとして、Tモデル(無損失)が集中定数で扱う「最高周波数の波長に比べ回路長が短い回路(ICなど)なら成立する」

PCBシグナル・インテグリティ・シミュレーション

高速伝送アプリケーションの例



基板回路シミュレーションの流れ



基板シミュレーションと解析の問題点

- ◆ 高速伝送シミュレーションの問題点
 - IBISモデルやVerilog-AモデルではGbpsの解析は困難と言われてきた
 - 解析時間を短くするためにGbpsの精度が犠牲になる場合がある
 - 長いシミュレーション時間や大きすぎる回路モデル
 - ランダムパル：プリ/デ-エンファシス、ジッター付加などの実現
- ◆ インターコネクト部や受動部品モデルの精度がGbpsレベルの解析に不適當
- ◆ シミュレーションの自動化の可否
- ◆ シミュレーションの実効やモデル作成の簡素化

MSIM[®]-PCB

完璧な基板SPICEシミュレータ

- ◆ 高精度で高い収束性の高速伝送シミュレーションのためのスマートな解析アルゴリズム
- ◆ W(T or U)エレメント・IBIS・SPICE入出力（暗号化可）などをビルトイン評価する広範囲なモデルのサポート
- ◆ 意図的なジッターの付加やpre/de-emphasisの可能なビルトイン・パルス・ジェネレータ及びPRBS（ランダムパルス発生器）
- ◆ 伝送線路及びW-エレメントモデル抽出のためのビルトインツール
- ◆ 高いスループットのための安定なマルチスレッド解析

MSIM[®] の認証実績

- ◆ JEITAのIBIS Quality FrameworkにおいてMSIM-PCBの解析結果がGolden Resultとして認可されJEITAのウェブサイトからダウンロードできるようになりました：

<https://ec.jeita.or.jp/ibis/>

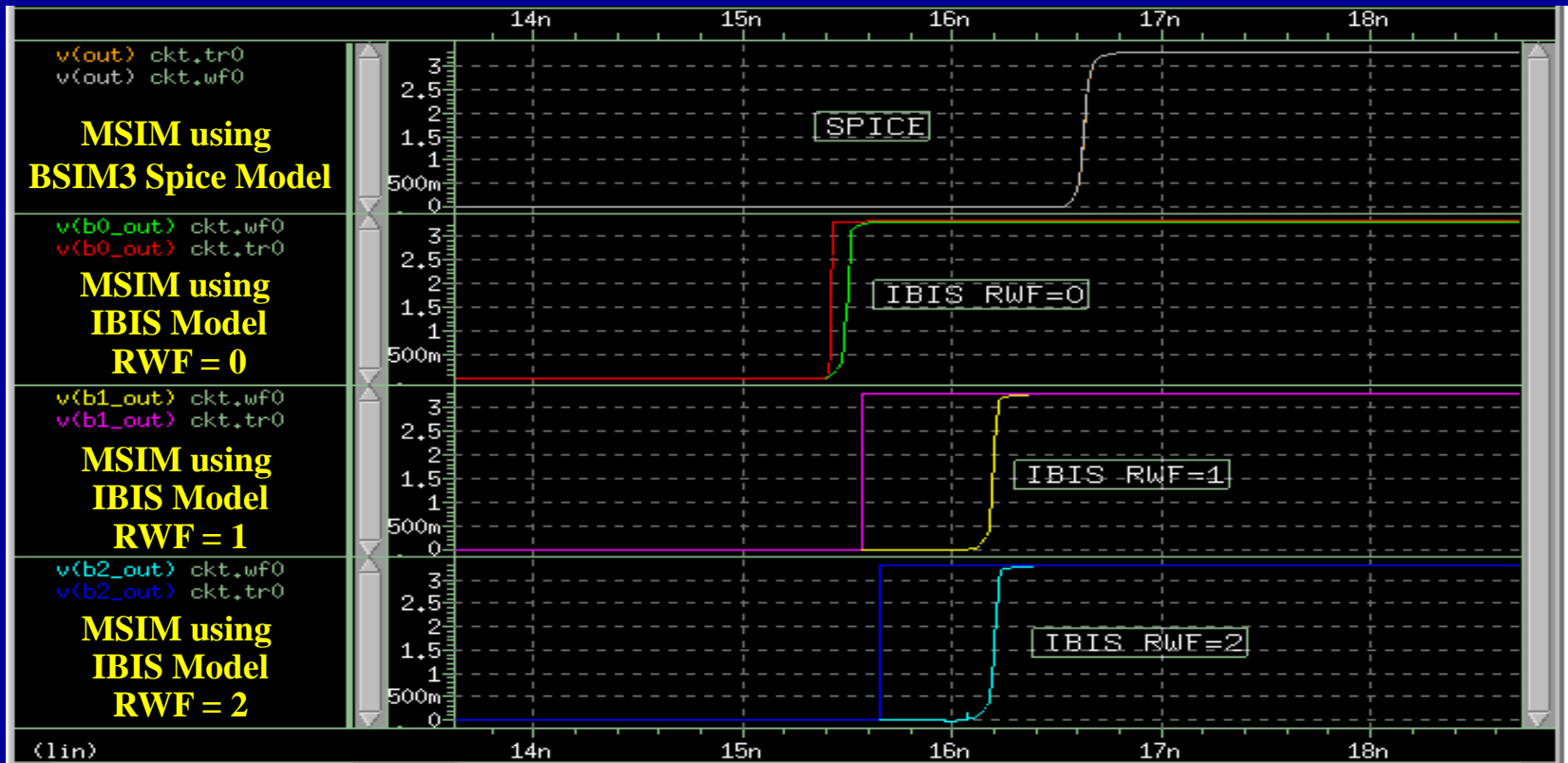
- ◆ MSIMはTSMC社のSPICEツール評価プログラムにおいて正式採用ツールとして認証されました

<http://www.legenddesign.com/BW/021009.shtml>

IBIS Model Simulation

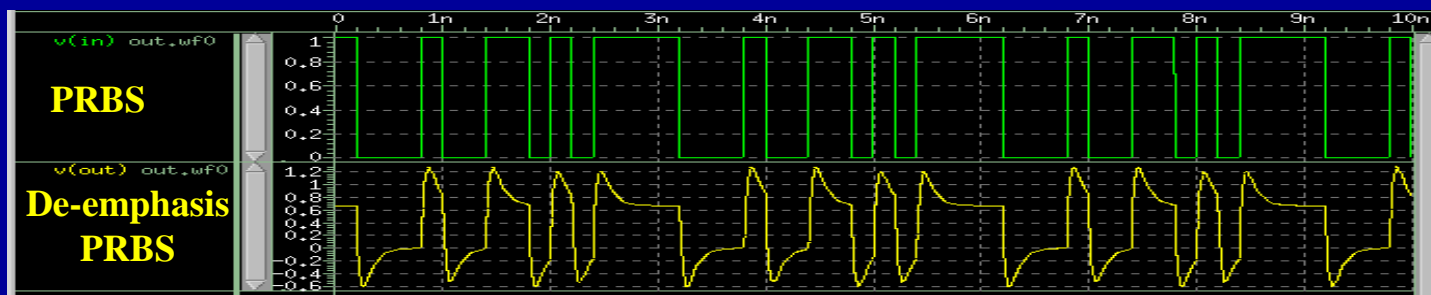
MSIMの解析例

RWFが大きくなるに従ってIBISモデルの解析結果がSPICEモデルに近づきます



PRBS (ランダムパルス) ステイミュラス・ジェネレータ MSIMのビルトイン関数

- ◆ 標準PRBS
- ◆ プリエンファシスPRBS
- ◆ デエンファシスPRBS



- ◆ 意図的ジッターを付加したPRBS
- ◆ ガウシアンフィルタを付加したPRBS

エレメントとモデル

MSIMによる広範囲なサポート

- ◆ W-エレメント, T-エレメント, U-エレメントモデル
- ◆ ラプラス関数を補間できるソースエレメントモデル (EFGH)
- ◆ IBISモデル (RWF = 0, 1 and 2)
- ◆ Verilog-Aモデル
- ◆ CMI (Common Model Interface)モデル

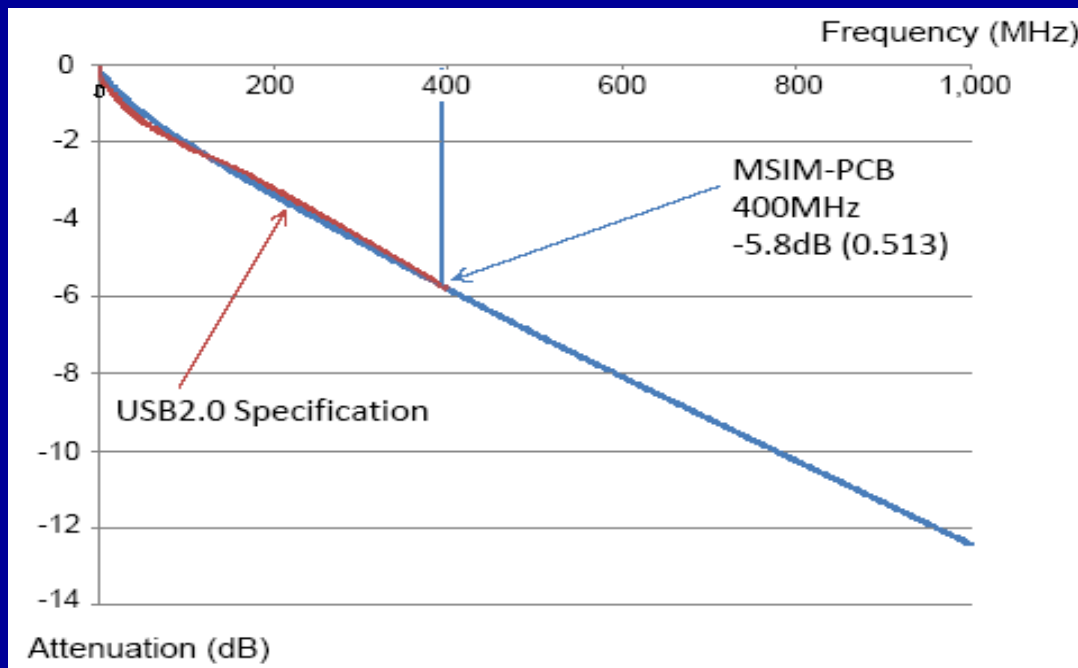
周波数依存モデルのサポート

- ◆ 因果性 (Causal) のあるW-エレメントRLGCモデル
- ◆ W-エレメントテーブルモデル (RLGC-パラメータ)
- ◆ ラプラス・ビヘイビア・モデル
別ツールによりSパラメータから抽出可能
すなわち時間軸過渡解析のための広帯域
SPICEマクロモデルとして使用できる
- ◆ W-エレメントのSモデル (Sパラメータ) はMSIM
に現在実装中

伝送線路のモデリング

Pre-layout Prototyping & Optimization

- ◆ W-エレメント・RLGCモデルの抽出
- ◆ 2D & 2.5D フィールドソルバーの使用
- ◆ 与えられた周波数レンジでの性格なシミュレーション



暗号化と解読能力

SPICE入出力回路のデータ保護の必要性

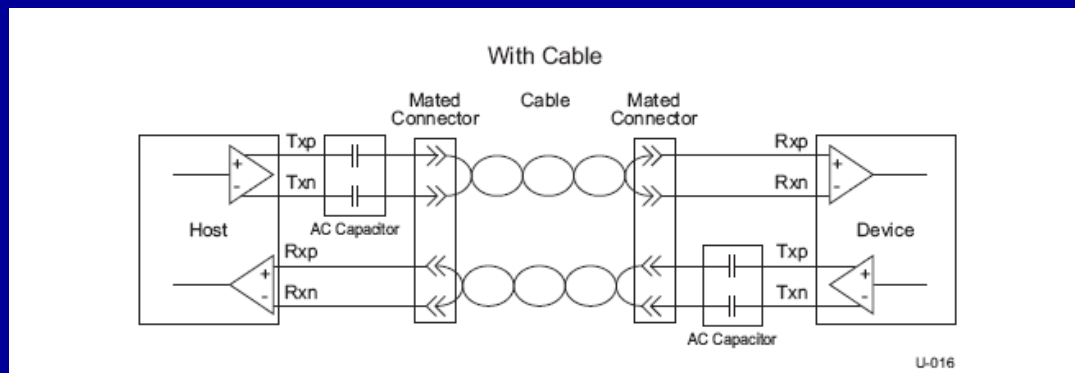
- ◆ チップメーカーは情報保護のために入出力回路のSPICEモデルをMSIMで暗号化できます
- ◆ ユーザーはMSIMで暗号化されたモデルを直接シミュレーションに利用できます
- ◆ MSIMの暗号化と解読アルゴリズムは高い安全性を誇ります

他のSPICEツールで暗号化されたデータは解読できません
知的財産権による

MSIM-PCBによる解析例

USB3.0テストベンチ：回路

USBチャネル回路とケーブル



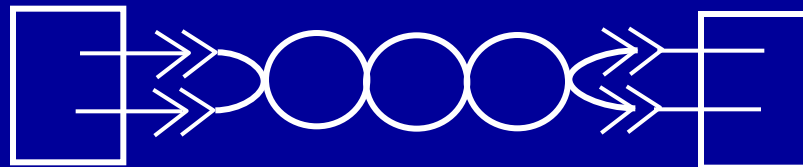
テストベンチ回路

入力信号源

ケーブル

CTLE

(アクティブ
イコライザー)



MSIM-PCBによる解析例

USB3.0テストベンチ：各部品

◆ 入力信号：PRBS（ランダムパルス）

```
Voutp inp 0 PWL(  
+ 0.00000000e+000 -0.800000  
+ 3.00000000e-011 0.800000  
+ 2.00000000e-010 0.800000  
+ 2.30000000e-010 -0.800000  
...
```

◆ ケーブル：4-ポート伝送線路マクロモデル

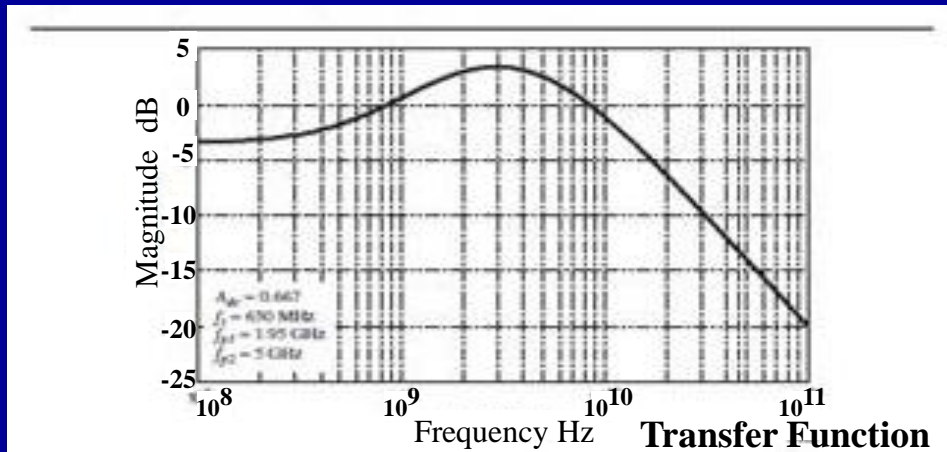
```
xcable inp inn n3 n4 skewcable3m_passive  
.subckt skewcable3m_passive a_1 a_2 a_3 a_4  
VI_1 a_1 NI_1 0  
RI_1 NI_1 ref 5.0000000000000000e+001  
GC_1_1 ref NI_1 NS_1 0 -1.6802855942555286e+001  
...  
.ends
```

MSIM-PCBによる解析例

USB3.0テストベンチ：各部品

◆ CTLE: Continuous Time Linear Equalizer

E1 0 outn Laplace 0 n4 2.5659E+20 6.286E+10 /
3.845244E+20 4.3646E+10 1.0

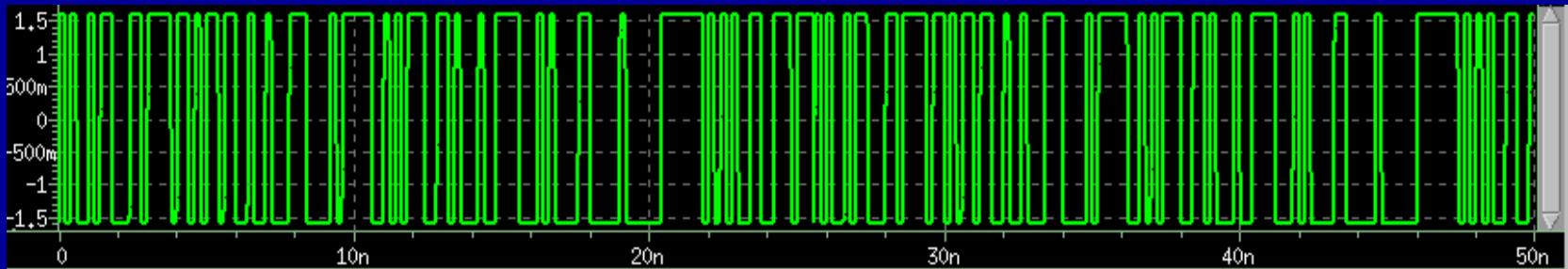


USB3.0の仕様書で指定されたケーブルの損失を補間する受信端のアクティブイコライザです

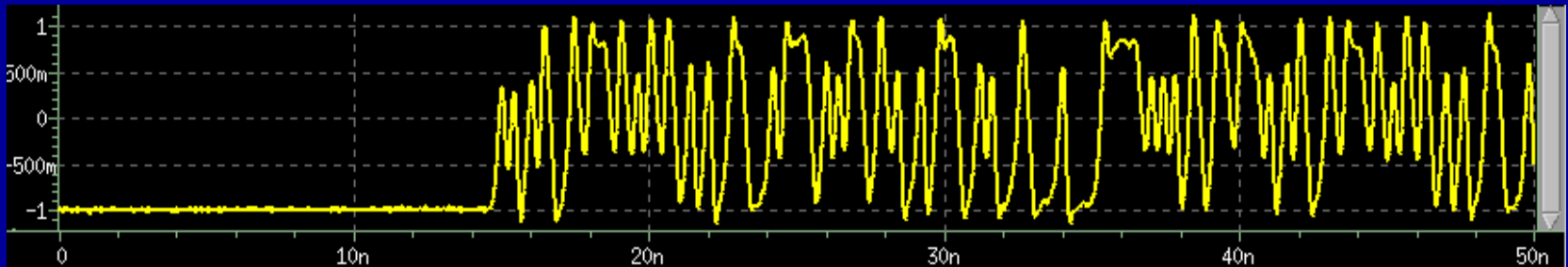
MSIM-PCBによる解析例

USB3.0テストベンチ：解析結果

入力信号



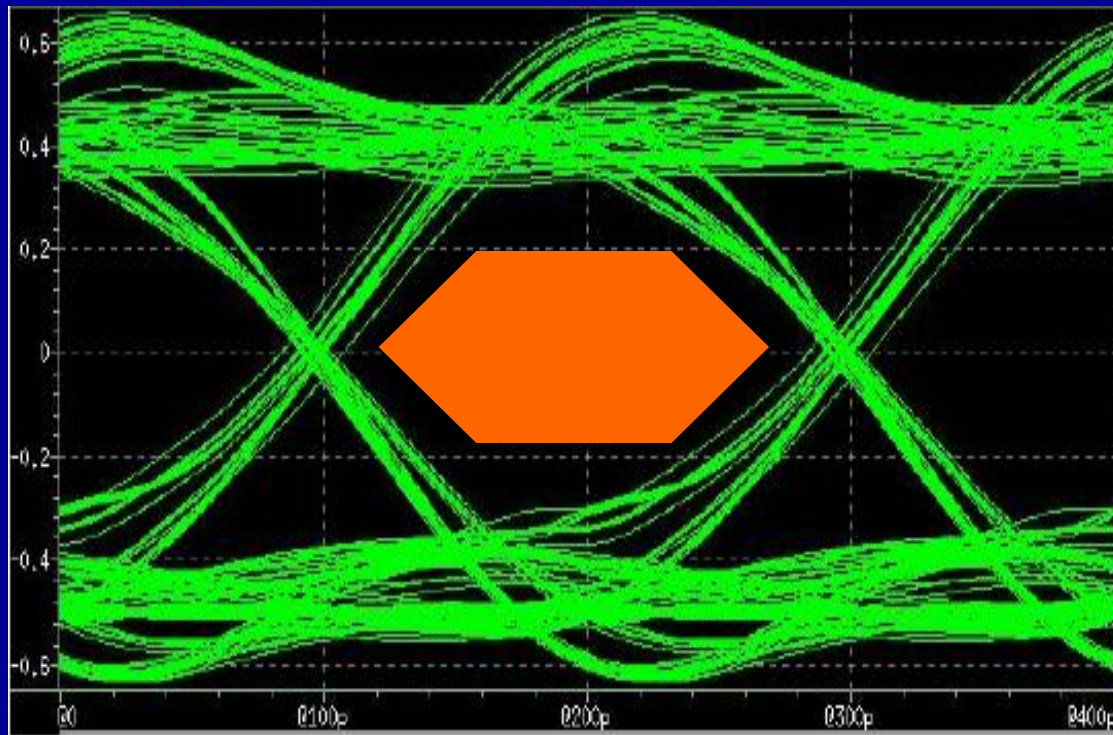
出力信号



MSIM-PCBによる解析例

USB3.0テストベンチ：アイダイアグラム

アイダイアグラム



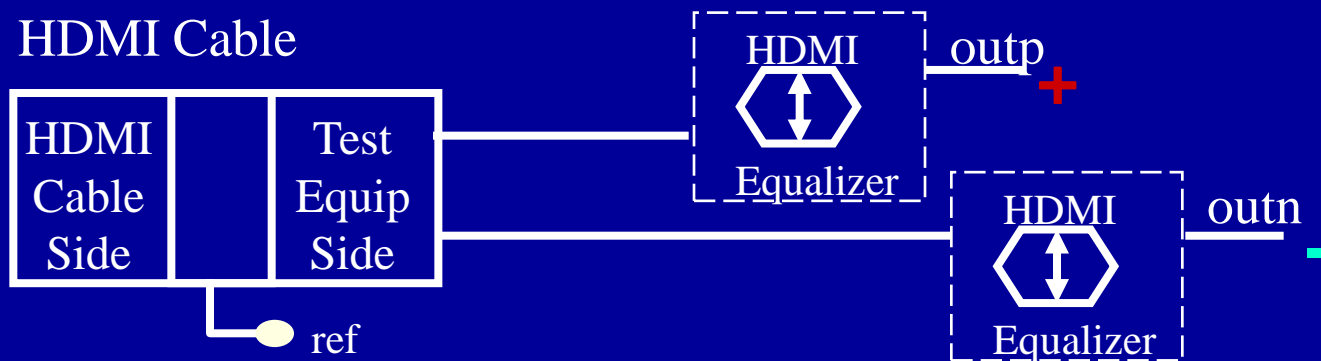
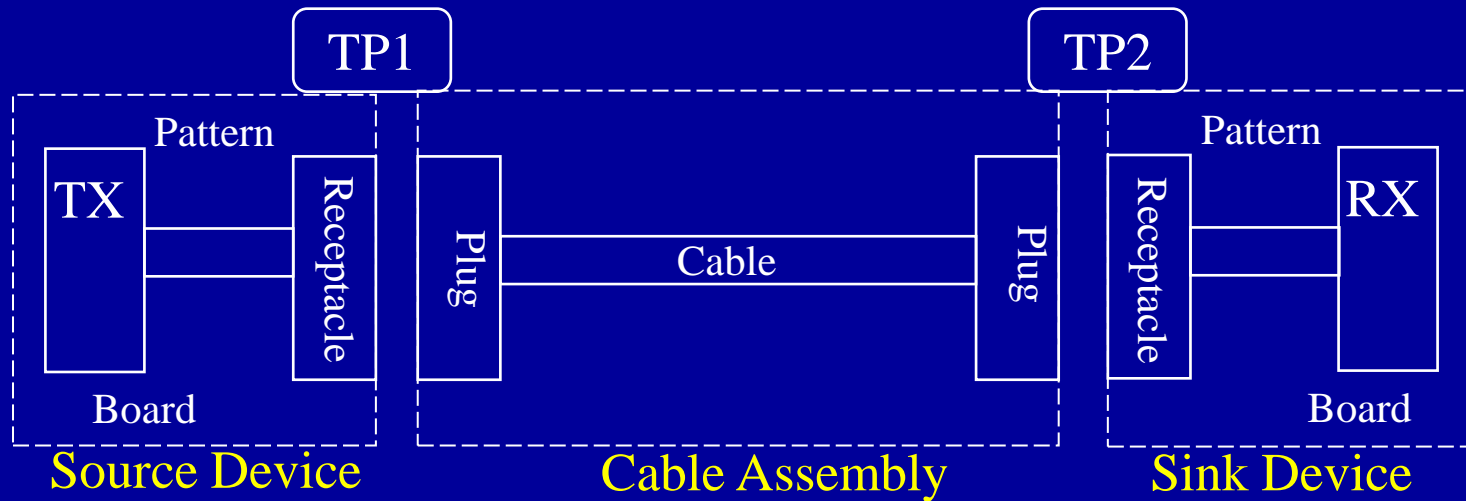
Eye Width (UI):
400 p sec
Trigger Period:
0.5 UI

**Verification
Standards:**

- ...
- Minimum eye height
- Minimum eye width
- ...

MSIM-PCBによる解析例

HDMI テストベンチ：回路



MSIM-PCBによる解析例

HDMIテストベンチ：各部品

◆ 入力信号：PRBS (ランダムパルス)

```
Voutp inp 0 PWL(  
+ 0.00000000e+000 -0.200000  
+ 5.88000000e-011 0.200000  
+ 2.76924102e-010 0.200000  
...
```

◆ HDMIケーブル：4-ポート 伝送線路マクロモデル

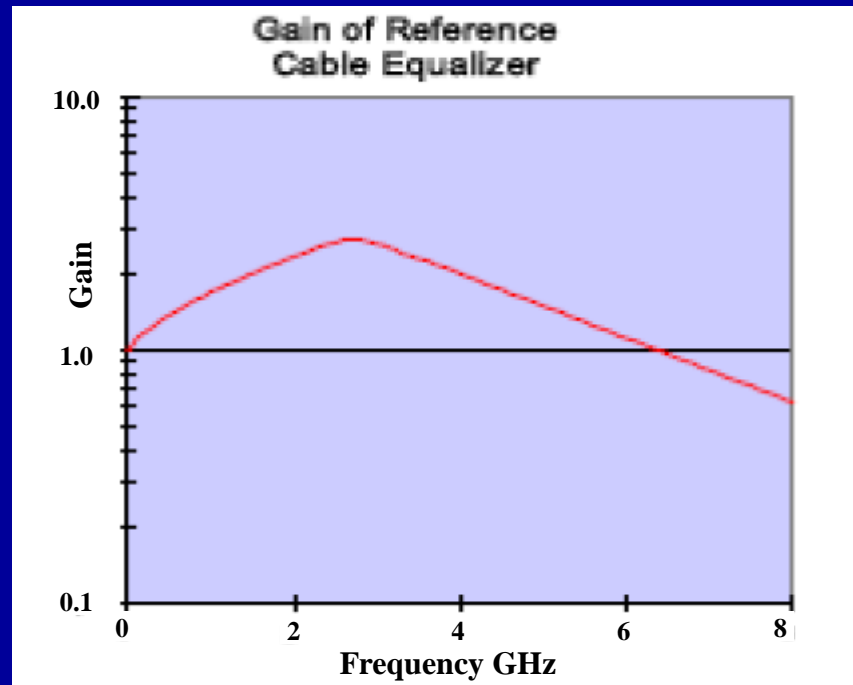
```
.subckt skewcable3m_passive a_1 a_2 a_3 a_4  
VI_1 a_1 NI_1 0  
RI_1 NI_1 ref 5.0e+1  
GC_1_1 ref NI_1 NS_1 0 -1.68e+1  
...
```

MSIM-PCBによる解析例

HDMI テストベンチ : 各部品

◆ HDMI cat2用イコライザ仕様

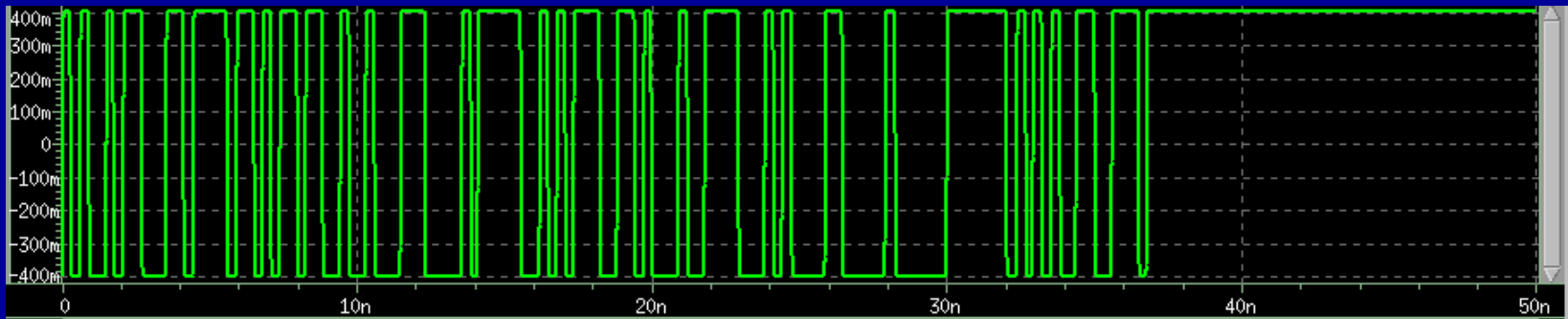
```
.subckt HDMI_EQ a_1 a_2  
VI_1 a_1 NI_1 0  
RI_1 NI_1 ref 5.0e+1  
GC_1_5 ref NI_1 NS_5 0 -5.31e-1  
...
```



MSIM-PCBによる解析例

HDMIテストベンチ：各部品

入力信号



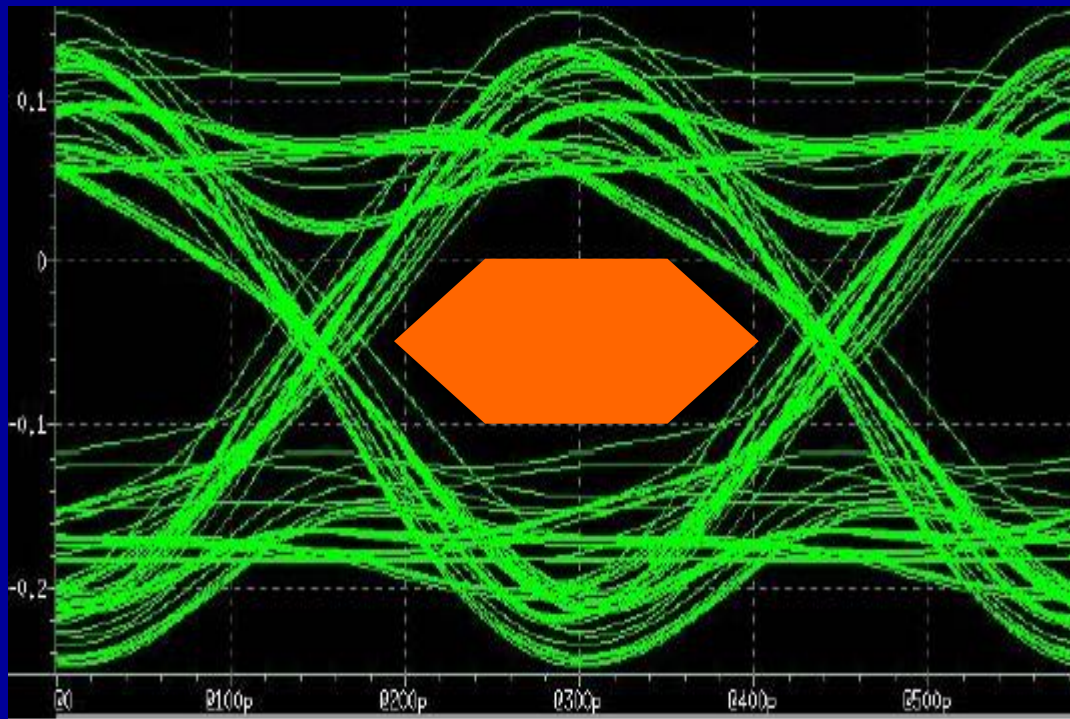
出力信号



MSIM-PCBによる解析例

HDMIテストベンチ：アイダイアグラム

アイダイアグラム



3.4 Gbps:
Eye Width (UI):
588 p sec
Trigger Period:
1 UI

MSIMシミュレーションによるテストベンチ

◆ 測定器による従来の方法

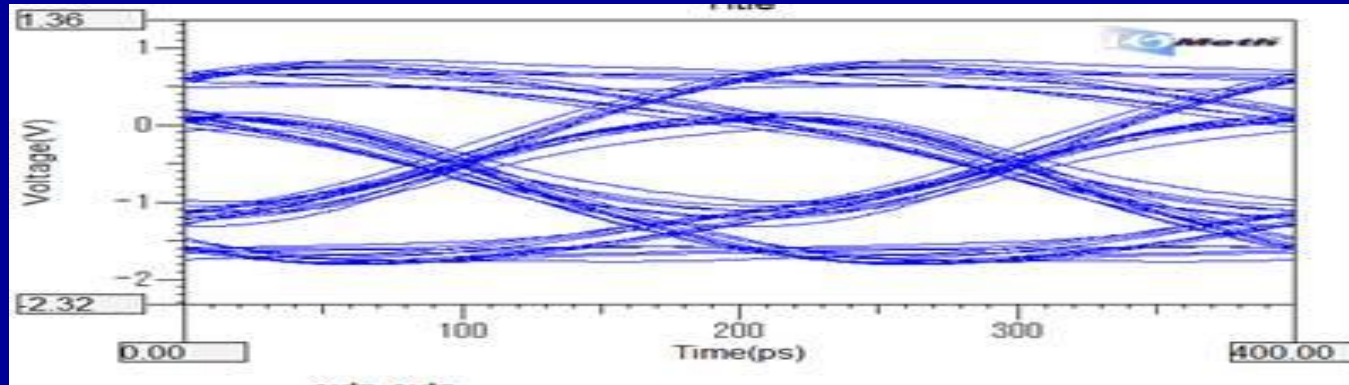
- 周波数測定：ベクトルネットワークアナライザ（VNA）
- TDR測定：Time Domain Reflectometer（TDR）
- 時間軸過渡応答測定：高速オシロスコープ

◆ MSIMシミュレーションによるテストベンチ

- 簡単で全てに対応（周波数, TDR, 時間軸過渡）
- 低コスト（測定器：数千万円に対しMSIM：五十万以下「スタンダードパッケージのみの2011年値段」）
- 試作製造する前にコンプライアンステストを実施可能

MSIM-PCBベンチマーク

ラプラス関数モデルの速度比較



USB3.0 テストベンチ		最も有名な Spice Tool	MSIM	速度- アップ
	エレメントタイプ	CPU Time	CPU Time	
Test1	5,600 G Laplace有	5,442 sec	23.89 sec	288倍
Test2	32,000 RLCG, Laplace無	13,901 sec	360.44 sec	39.6倍

MSIM[®] マルチスレッドの使用

- ◆ マルチコア・マルチCPUによるマルチスレッドに対応
- ◆ マルチスレッドは行列計算の再編成とデバイスモードの計算に採用されています
- ◆ 下記は2 Quad-Core CPU のベンチマーク結果です

Threads	Run Time	Speed-up
1	319 seconds	1.00 X
2	171 seconds	1.87 X
3	121 seconds	2.64 X
4	97 seconds	3.29 X
5	80 seconds	3.99 X
6	68 seconds	4.69 X
7	64 seconds	4.98 X
8	57 seconds	5.60 X

MSIM-PCBバンドルパッケージ

PCB SIシミュレータとIBIS モデリングツール

- ◆ SharkSim PCBシグナル・インテグリティ・シミュレータ
 - MSIM-PCBは高速伝送基板のシグナル・インテグリティ・シミュレーション・エンジンとしてすでにSharkSimに組み込まれています
- ◆ IOMethの SIMDE Model IBISモデル作成支援ツール
 - MSIM-PCB はデフォルトの回路シミュレーションエンジンとしてIBISモデル作成支援ツールSIMDE Modelに組み込まれています

MSIM-PCB統合パッケージ

PCB SIシミュレータ、インターコネクトとIBIS モデリングツール

- ◆ Legend Design, Simberian, and IO Methodology は共同で使いやすいPCBシミュレーションのソリューションを提供します

<http://www.legenddesign.com/BW/060410.html>

- ◆ このソリューションには以下のツールが含まれます
 - Legend社のMSIM-PCB: PCB回路シミュレータ
 - IO Meth社のSIMDE: 波形ビューワ及びIBISモデル抽出ツール
 - Simberian社のSimbeor: 伝送線路及びビア用広帯域電磁界モデリングツール

MSIM-PCBシミュレータ サポートしているプラットフォーム

- ◆ Redhat Enterprise Linux 3.0 and above
- ◆ Windows XP and above

まとめ

MSIM-PCB回路シミュレータ

- ◆ 高速、正確、安定して使いやすい高速伝送基板 デザイン用シミュレータ
- ◆ W-エレメントのテーブルモデルやラプラス・ビヘイビア・モデルなどを含む広範囲なモデルのサポートと検証ツール付属
- ◆ プリエンファシシブ / デエンファシスが設定可能な PRBS (ランダムパルス) スティミュラス・ジェネレータ
- ◆ インターコネクト、受動、能動部品のモデリングツールを含むシームレスな統合インターフェース
- ◆ シミュレーションの自動化が可能
- ◆ 超低価格