

PCBsim™ (HSPICE™互換) による伝送線路シミュレーション

シグナル工房： www.signalkhobho.com

野田 敦人

PCBsim™はLegend社のMSIM-PCB™のメインのシミュレーションエンジンとするシグナルインテグリティ解析ツールです。伝送線路解析機能を強化したMSIM-PCB™と複数のソフトウェアを統合したパッケージとした形で提供されます。用途、価格によってフリーの回路図エディターとの組み合わせや専用トポロジーエディター、波形ビューワーとの組み合わせ、またはSPICEマクロモデル抽出ソフトウェアとの組み合わせのパッケージなどがあります。本紙では、低価格で標準的なパッケージであるPCBsim™ Standardを用いて、伝送線路のシグナルインテグリティ解析やパワーインテグリティ解析の例をご紹介します。

[1.フリーのTinyCADとPCBsim用ライブラリーによるQDR2メモリー回路入力]

PCBsimスタンダードは以下の複数のツールが含まれます。

1. MSIM-PCB (HSPICE 互換のシミュレータ本体)
2. TinyCADとPCBsim用ライブラリー (フリーのトポロジーエディター)
3. Wcalc1.1とElement Extractor (フリーの伝送線路解析ツールとWエレメントモデル抽出ツール)
4. SignalMeTH (IBIS, Eye, Sパラメータなどの複合波形ビューワー)
5. MixS (ミックモードSパラメータ解析モデル作成ツール)
6. PDN Extractor (PDN (電源ノイズ) 解析モデル作成ツール)

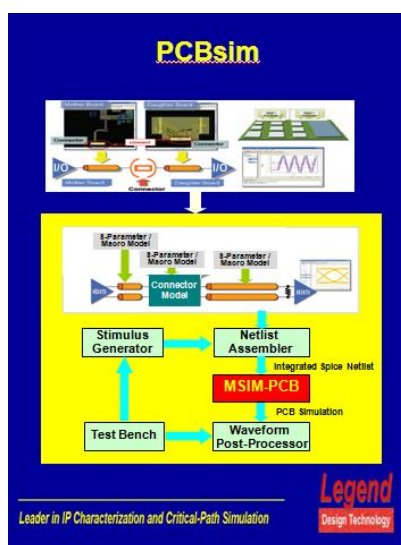


図1 PCBsim

まず初めに Xilinx 社の FPGA である Vertex-5 と X 社の QDR2 メモリーの書き出し回路を、IBIS モデルと無損失の TLINE 伝送線路モデルの組み合わせで作成し、アイパターン解析を行うトポロジーを TinyCAD と PCBsim 用ライブラリーを使って入力してみます。

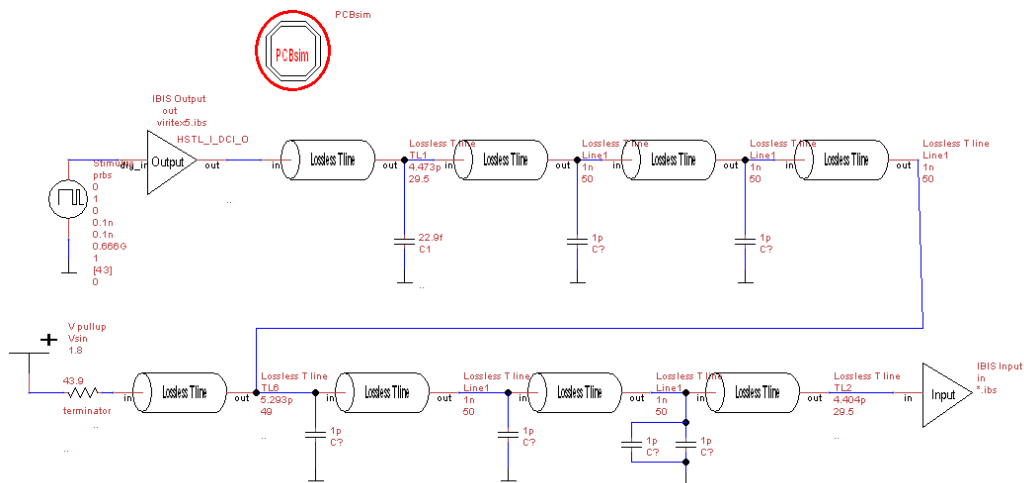


図 1

TinyCAD をインストールしたら、Library Setup でデフォルトで設定されているライブラリーを削除して、PCBsim に付属してくる PCBsim.mdb を Add ボタンで追加します。フリーの TinyCAD の使い方についてはベクターから日本語マニュアルが手に入りますし、日本語パッチバージョンも“フリーの回路図作成 CAD TinyCAD”からダウンロードできます。ここでは PCBsim ライブラリーを使用する場合に必要な部分のみ説明します。また他のソフト（英語バージョン）と用語を共通化するため、TinyCAD も英語バージョンでの使用を想定しています。

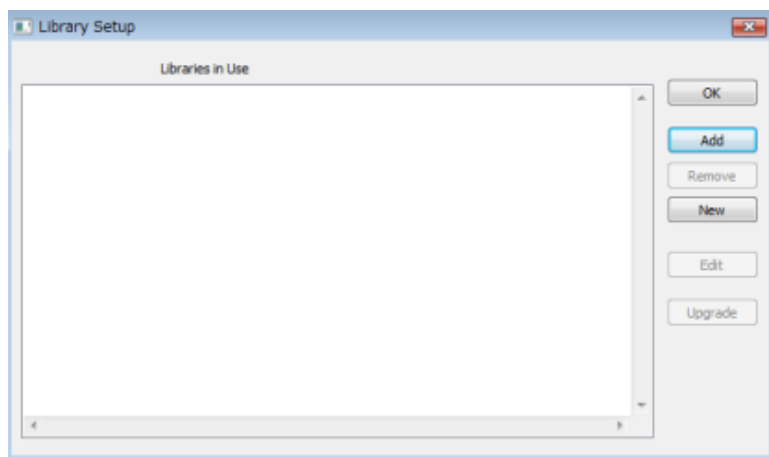


図 2 Library Setup

それでは左から順に部品を入力していきます。まずは疑似ランダムパルスを発生する Stimulus を左端に置きます。そしてクロックレートの 666 Mbps やパルスの立ち上がり時間 Trise (ここでは 0.1 ns) などの必要な情報を入力します。

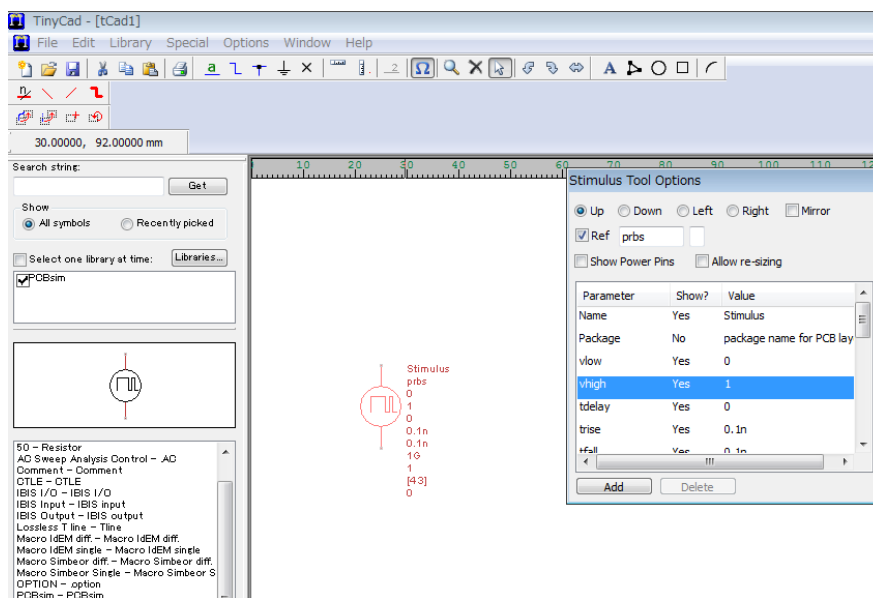


図3 Stimulus の設定

この Stimulus は PCBsim の電源モデルの V LFSR ネットリストを出力するように設定されています。PCBsim の V LFSR は機能が拡張されており、USB3.0 のケーブルシミュレーションの例で説明しますが、プリエンファシス/デエンファシスの設定もすることができます。次に Xilinx 社の Vertex-5 の IBIS モデル (ファイル) を利用する部品 IBIS output を Stimulus の左に置きます。このモデルを利用するには Xilinx 社の Web サイト <http://japan.xilinx.com/support/download/index.htm> で登録してから作業ディレクトリーに IBIS モデルをダウンロードする必要があります。



図4 Xilinx 社の IBIS モデルダウンロードページ

PCBsim のライブラリーの中から IBIS output を選択して、Stimulus の右に置きます。この IBIS output では使用する IBIS ファイルの名前と、使用するモデル名の入力が必要になります。IBIS ファイルの中のどのモデルをシミュレーションに使用するかは、使用するデバイスにある程度精通する必要がありますし、場合によってはデバイスメーカーに問い合わせる必要があるかもしれません。

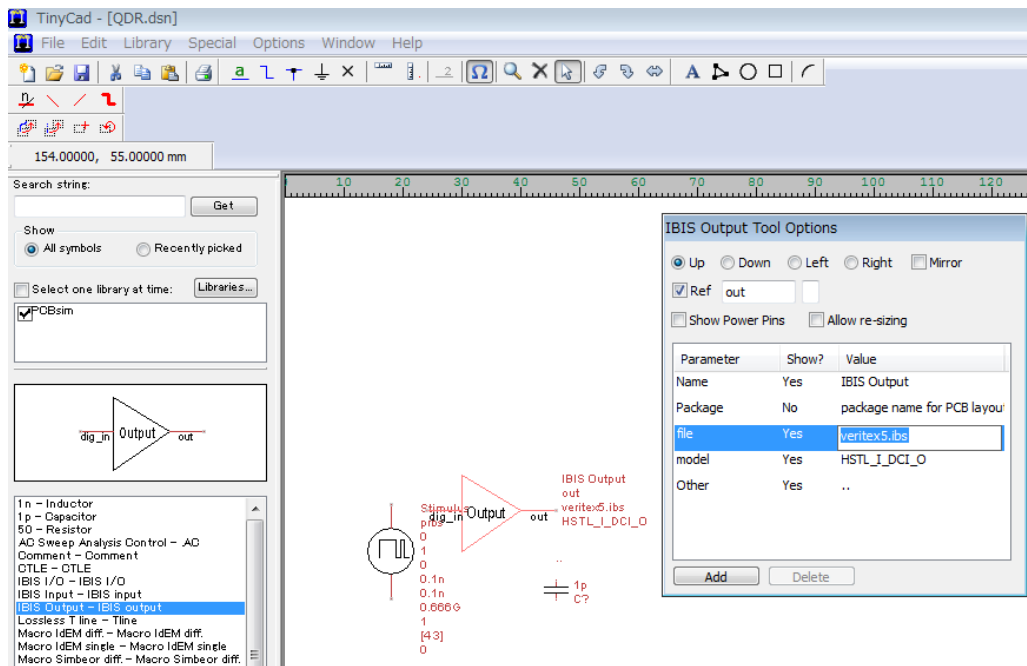


図 5

この後、順に無損失のキャパタンスやグラウンド、Tline モデルなどを設置してワイヤで接続していきます。このシミュレーションでは7cm程度の短い基板接続を想定しているため、伝送線路モデルは無損失の Tline を選び、Via の部分などインピーダンスの異なる部分はそれぞれ別に個別の Tline に分けて平均的インピーダンスと遅延だけを入力しています。この伝送線路にどのようなモデルを使うかはシミュレーションの精度に大きく影響します。長いトレースやケーブルなどを使用する場合は、W エlement や SPICE マクロモデルを使用する必要があるでしょう。

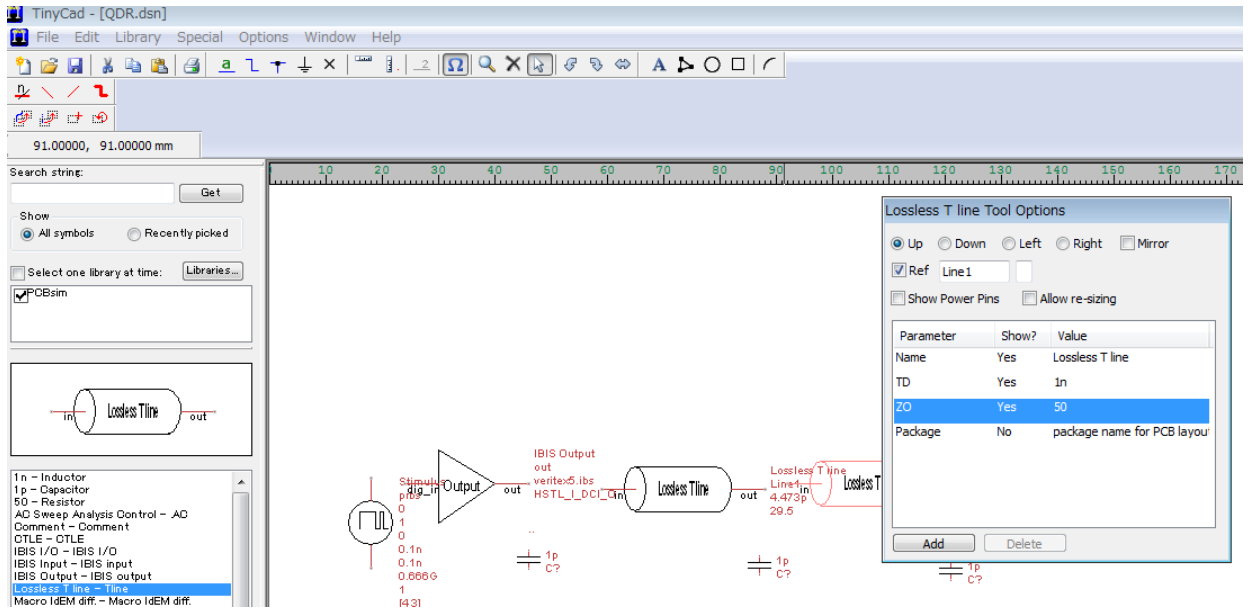


図 6

最終的に図 1 のように全ての部品を配置して SPICE ネットリストを出力させて Eye パターン解析したのが図 7 です。このモデルでは 50Ω のプルアップ抵抗で終端しているため、比較的きれいなアイになっています。PCBsim スタンドでは波形ビューワーとして IOmeth 社の SignalMeth を採用しています。

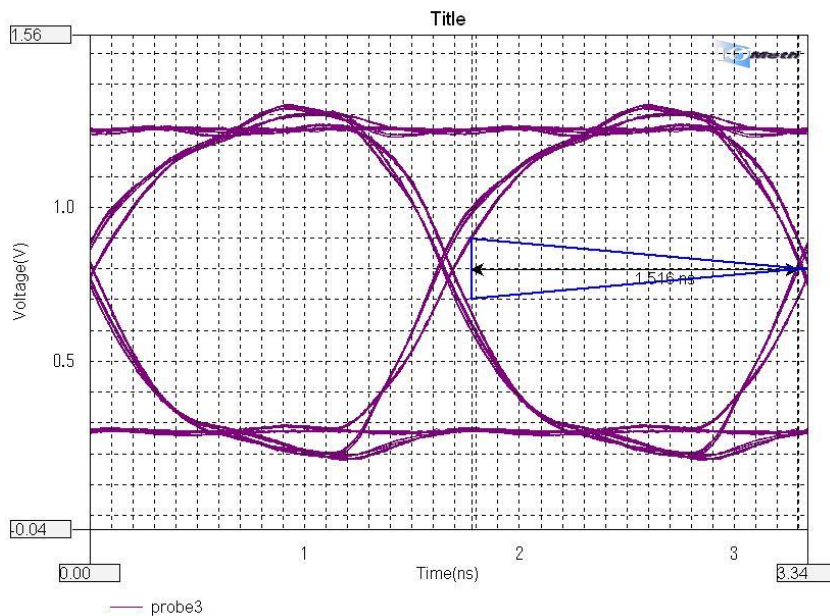


図 7 Eye パターン解析結果

[2.Wcalc と Welement_Extractor による基板トレースの伝送線路モデル作成]

次にフリーの伝送線路解析ツールの Wcalc とこの解析結果から PCBsim に付属する Welement_Extractor で W エlement 伝送線路モデルを作成する手順を説明します。Wcalc はフリーの GNU ソフトで <http://wcalc.sourceforge.net/obtaining.html> からダウンロードできます。インストールが完了したらメニューから Microstrip を選択して New ボタンを押します。そして

” W=0.1Er=4, H=0.22mm, T=0.02mm, Rho=3e-08, Tand=0.0205, Rough=0.0001mm, L=1000mm”

などの値を入力します。Analyze ボタンを押すと解析が行われます。下の左側がこの 1000mm (単位長) のトレース長での損失や遅延の計算結果です。

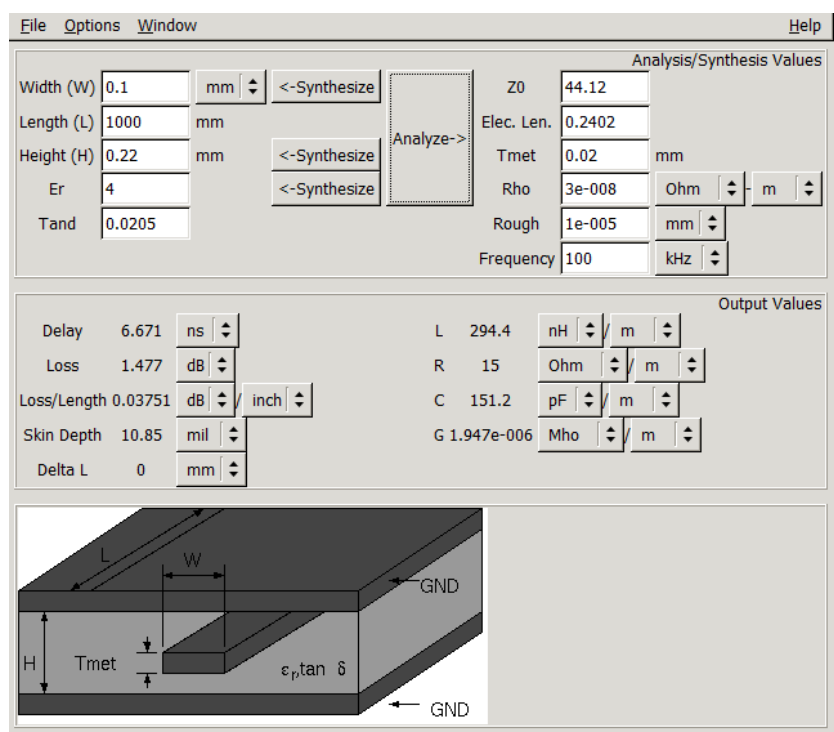


図 8 Wcalc のストリップライン入力画面

Welement_Extractor ではこの左側の計算結果ではなく、右下側の単位長当たりの低周波での単位長の R,L,C、G の値を使います。Wcalc の内部では抵抗の表皮効果による周波数依存性と $R(\omega)$ と誘電損失 $\tan \delta$ による周波数依存性 $G(\omega)$ が理論的に計算されるので、ここでは設定周波数を 100 KHz などの低い値に設定します。(DC0Hz では表皮効果計算などで問題が起こるようです。)

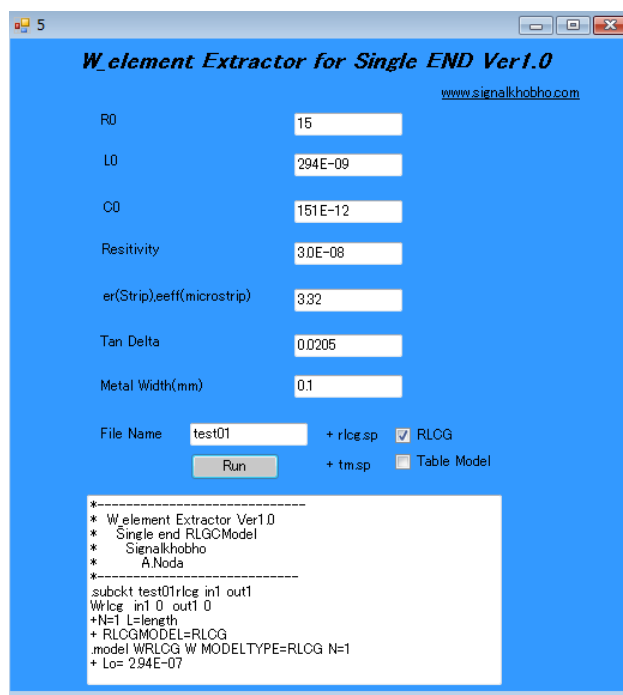


図 9 W-element Extractor

それぞれの R_0, L_0, C_0 、Resistivity、実効誘電率、 $\tan \delta$ などのパラメータを入力し Run ボタンを押すとファイル名を聞いてくるので、入力すれば W エLEMENTのサブサーキットモデルが作成されます。RLCG のチェックボックスを指定すると W エLEMENT RLCG ファイルモデルのサブサーキットが作成されます。この RLCG ファイルモデルは基本的には Wcalc などの理論と同じ計算式で R は \sqrt{f} に比例し、 G は f に比例するモデルになります。Table Model を選ぶとインダクタンスの周波数依存性 $L(\omega)$ とキャパシタンスの周波数依存性 $C(\omega)$ も考慮したモデルを作れます。RLCG と Table Model のどちらを使用するかは、タイムドメインなどの広帯域の解析には Table Model を使用し、狭い帯域や要素数の多くなる PDN 解析には RLCG を選択するのが良いと思います。なぜタイムドメインには $L(\omega)$ と $C(\omega)$ も考慮した Table Model が良いかは、Causality (因果性) というちょっと難しい概念の理解が必要なのですがここでは説明を省きます。

[3. USB3.0 のケーブル伝送解析]

次にベクトルネットワークアナライザから実測した S パラメータから抽出した SPICE マクロモデルを使った USB3.0 のケーブルコンプライアンステストのシミュレーションを PCBsim で行います。このシミュレーションにはデエンファシスされた疑似ランダムパルスの Stimulus や、アクティブイコライザー (CTLE) などの高度な機能が含まれています。図 10 が必要なコンポーネントを配置したトポロジー図です。

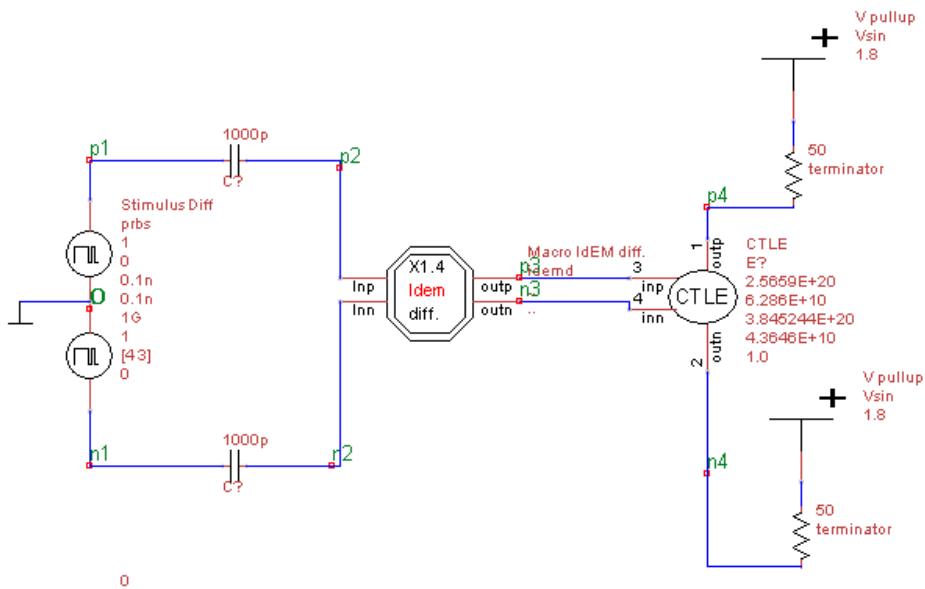


図 1 0 USB3.0 のケーブルコンプライアンステスト

ここではケーブルのモデルとしてベクトルネットワークアナライザで実測された S パラメータから IdeMworks 社の IdEM™ というソフトウェアで抽出された SPICE マクロモデルを使用します。この IdEM は PCBsim S-parameter というパッケージに含まれるもので、Standard には含まれません。しかしながらサンプルデータとしてマクロモデルに変換されたデータは PCBsim Standard に付属しています。ライブラリーから IdEM diff を選択して、このサンプルデータである samplecable.sp のファイル名を指定します。

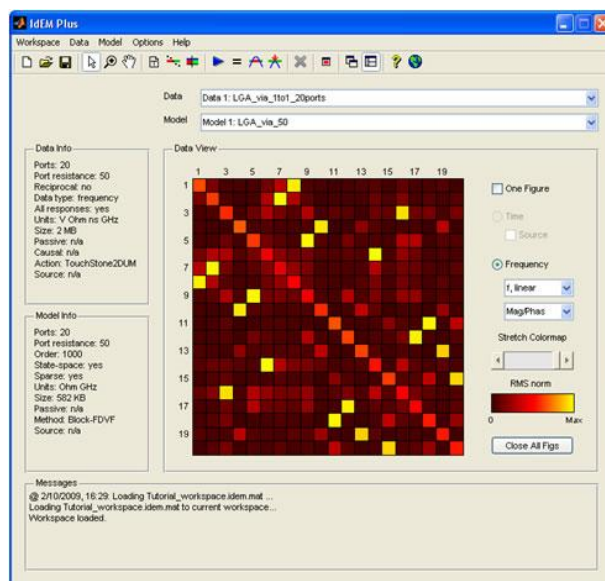


図 1 1 SPICE マクロモデル抽出プログラム IdEM

MSIM-PCB の Stimulus には USB3.0 や PCI-express のシミュレーションに必要なプリエンファシス/デエンファシス機能が搭載されました。これは最近 IBIS シミュレータでも IBIS-AMI という新しいモデルで実用化され初めていますが、MSIM-PCB では電圧源としてパラメータを設定するだけなので、より柔軟で使いやすくなっています。図 1 2 がそのデエンファシス出力例です。ランダム長パルスの先頭の 1 ビット目の電圧が大きくなっているのが判ると思います。このようにすることでケーブルによるパルスの劣化を抑制することが可能になります。

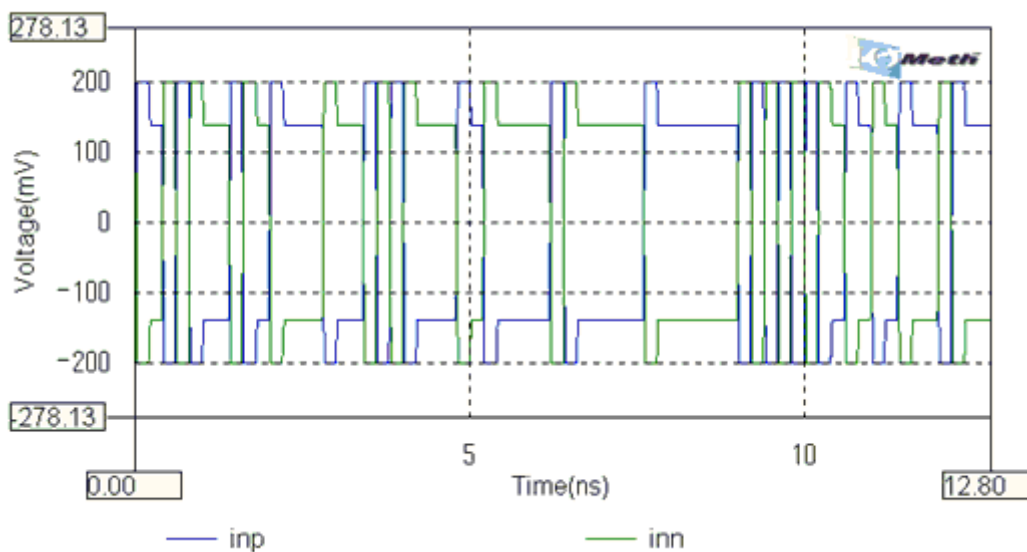


図 1 2 デエンファシスされたランダムパルス

USB3.0 では出力側のデエンファシスの他に、入力側での CTLE というアクティブイコライザーを採用しています。この CTLE は USB3.0 の仕様書に、下の式のようなラプラスの伝達関数として定義されています。

$$H(s) = \frac{A_{dc} \omega_{p1} \omega_{p2}}{\omega_z} \cdot \frac{s + \omega_z}{(s + \omega_{p1})(s + \omega_{p2})}$$

where $H(s)$ is the reference CTLE transfer function

Table 1. Reference CTLE design parameters

Parameter	Value	Description
A_{dc}	0.667	DC gain
ω_z	$2\pi(650 \text{ MHz})$	Zero frequency
ω_{p1}	$2\pi(1.95 \text{ GHz})$	1 st pole frequency
ω_{p2}	$2\pi(5 \text{ GHz})$	2 nd pole frequency

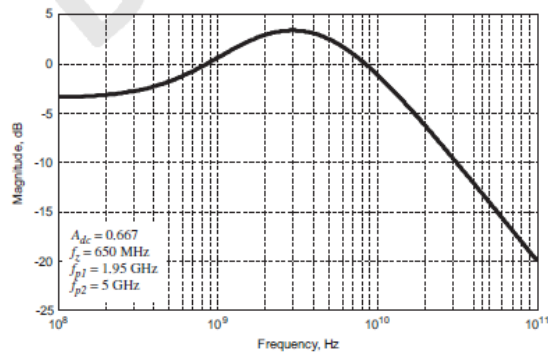


図 13

このラプラス伝達関数は、MSIM-PCB の E（電流制御電圧源）モデルの中で、直接式を代入する形で実現できます。PCBsim では CTLE として予めライブラリーを用意してあるので、トポロジー図に設置するだけで完了です。

最後にこのトポロジーで解析した Eye パターン解析結果を示します。サンプルデータを使用したシミュレーション結果はマスクにギリギリに触らないセーフの結果になりました。つまりこれは入力部におけるワーストケースの波形なので、入力部のシステムのワーストケース解析を行う入力としても使えることを意味します。

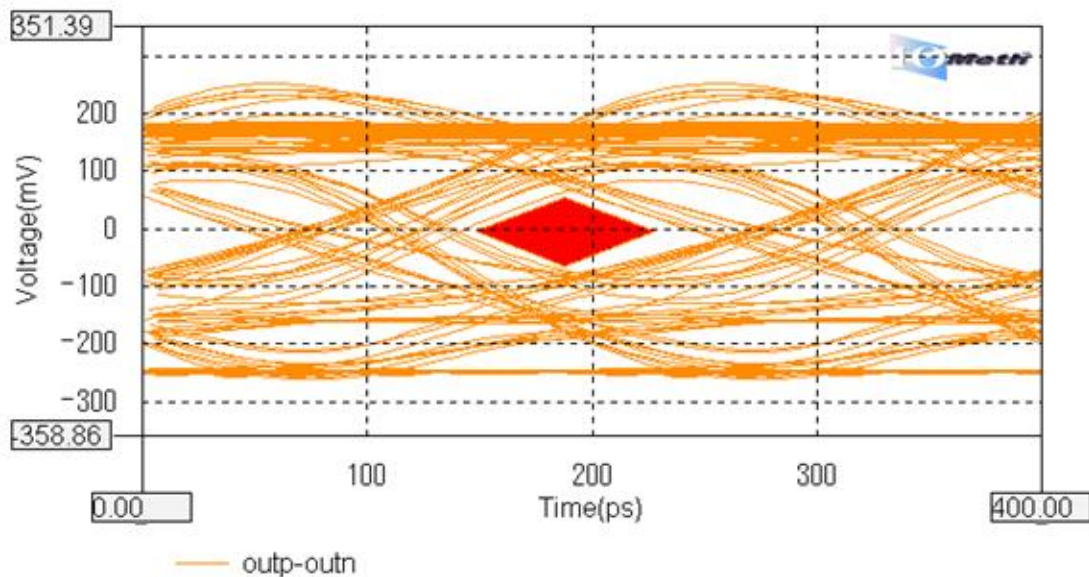


図 1 4 USB3.0 コンプライアンステスト結果

[4.ミックスモードSパラメータ解析]

次にミックスモードSパラメータのシミュレーションの例を示します。ミックスモードとは伝送線路をイーブンモード（同相）とオッドモード（逆相）で表わすものです。USB 3.0のコンプライアンステストでは逆相である差動の挿入損失 S_{dd21} と、差動モードからコモンモードに変換される S_{cd21} が仕様として設定されています。この S_{cd21} はケーブルやコネクタから放射される EMI の大きさと関係があり、USB3.0 では-20dB 以下と設定されています。ただしその大きさについては、DVI ケーブルでは-12dB などとなっていて仕様によって設定値が大きくなります。この EMI に関する S_{cd} などのミックスモード S パラメータを評価することは、今後ますます重要になってくると思われ、シミュレータで事前に検討できると便利です。MSIM-PCB では標準で2ポートの S パラメータをシミュレーションできますが、その2ポートを利用して4ポートのミックスモード S パラメータを解析するネットリストを作成するツールが MixS です。評価する4ポートの S パラメータから作成したサブサーキットファイル名とサブサーキット名を入力し、出力ファイル名を指定して Sdd などのボタンを押せば、MIM-PCB で解析できるネットリストファイルが出力されます。

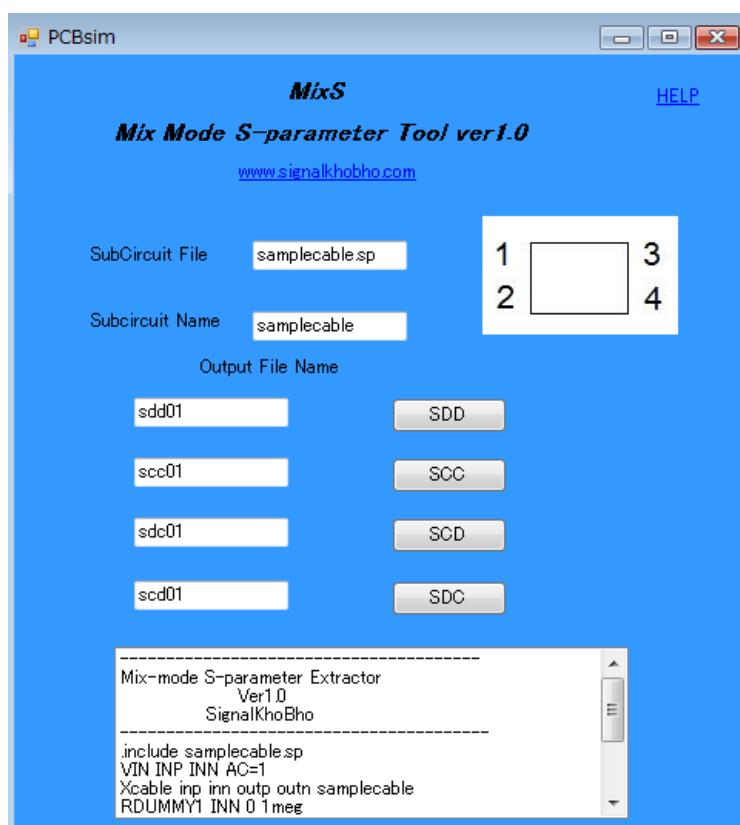


図 15 MixS 入力画面

図15がUSBケーブルのサンプルで仕様したSPICEマクロモデルのサブサーキットの差動の挿入損失を示すSdd21です。また図16がEMIの放射に関するScd21の解析結果ですが、USB3.0で要求される-20dBの仕様から大幅に逸脱しているため、アイマスクにはギリギリセーフでデータ伝送はできるものの、ノイズの問題が発生する恐れがあることが判ります。このようにケーブルや基板の評価はEyeパターンやミックスモードSパラメータなど多面的に評価する必要があります。

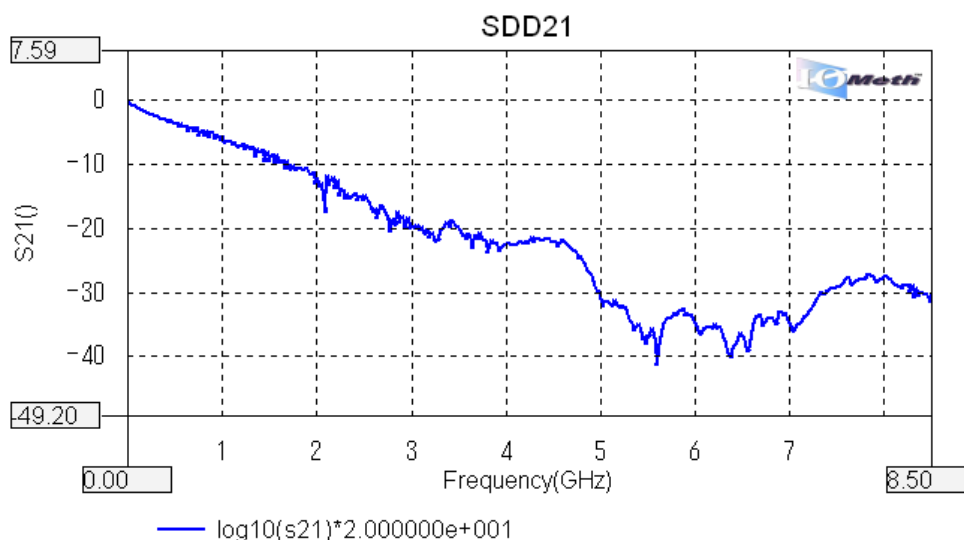


図16 差動の挿入損失 Sdd21

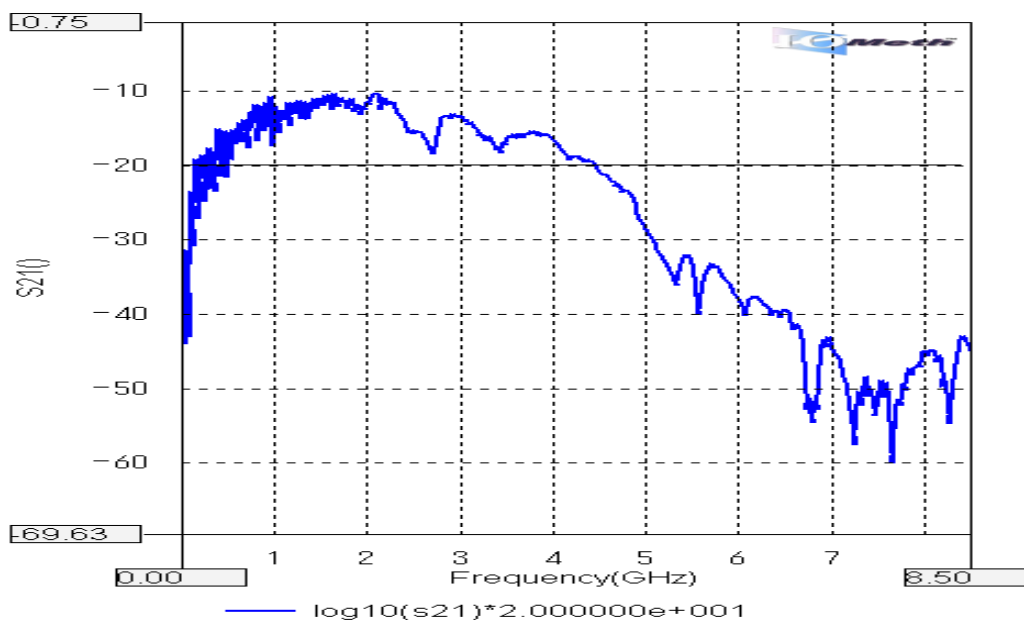


図17 EMI放射量を示す Scd21

[5. P D N解析]

最後は P D N (Power Distribution Network) 解析の例を示します。P D N 解析はパワーインテグリティ解析の 1 つで、一般的には高価な専用ツールで解析されることが多いシミュレーションでした。P C B s i m では M S I M - P C B の W エレメントを利用して、任意の大きさの正方形基板を 1 0 * 1 0 の 1 0 0 ポイントに分割して解析するネットリストを出力する P D N E x t r a c t o r がツールとして付属します。デカップリングキャパシタは 2 0 個まで設定することが可能です。P D N 解析では出力ポイント (Output) でのインピーダンスが広い範囲で低いインピーダンスであることが望まれます。しかしながらグラウンドと電源プレート間の共振などでインピーダンスが高くなる周波数が出てくる場合があります。それを抑えるためにデカップリングキャパシタンスを搭載するのですが、どの位置に設置すると効果があるかは、基板に搭載される他の部品との関係などから試行錯誤が必要になります。この P D N E x t r a c t o r では基板の詳細データを扱うことはできませんが、事前にどの周波数で共振が発生し、どの部分にキャパシタを搭載すると効果があるかを簡易に確認することができます。

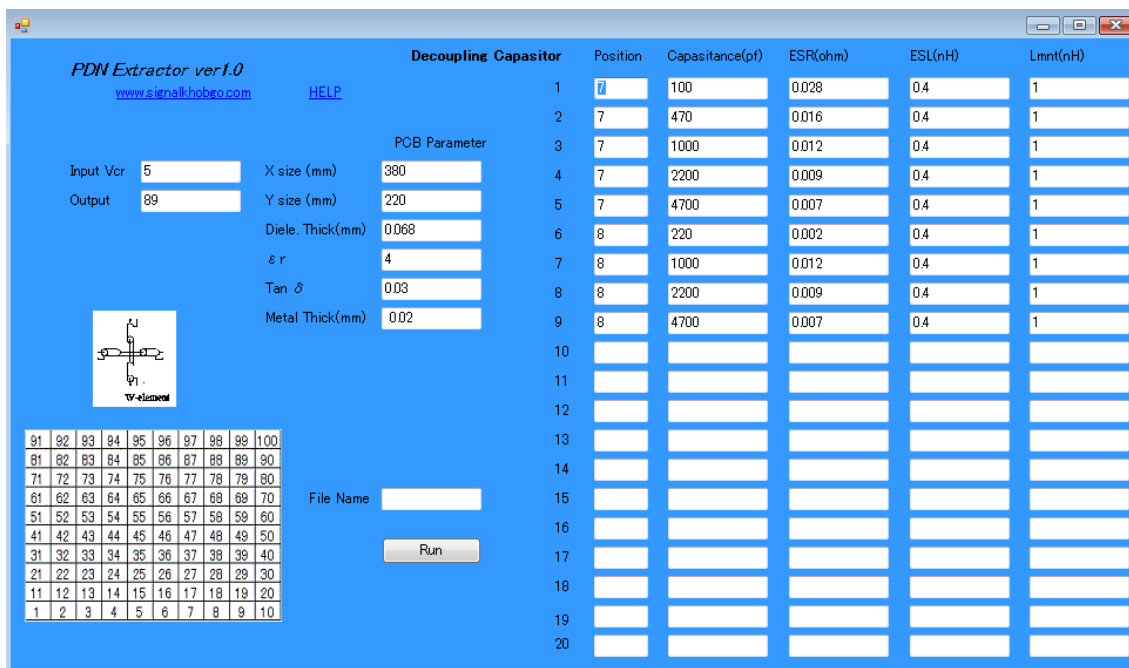


図 18 P D N E x t r a c t o r

図 1 9 がデカップリングキャパシタの値や搭載位置を変えて、インピーダンスが変化する様子を示しています。どのキャパシタをどの位置に搭載するかは無数の組み合わせがあり、このような簡易なツールで基板詳細設計の事前段階で確認できれば便利です。

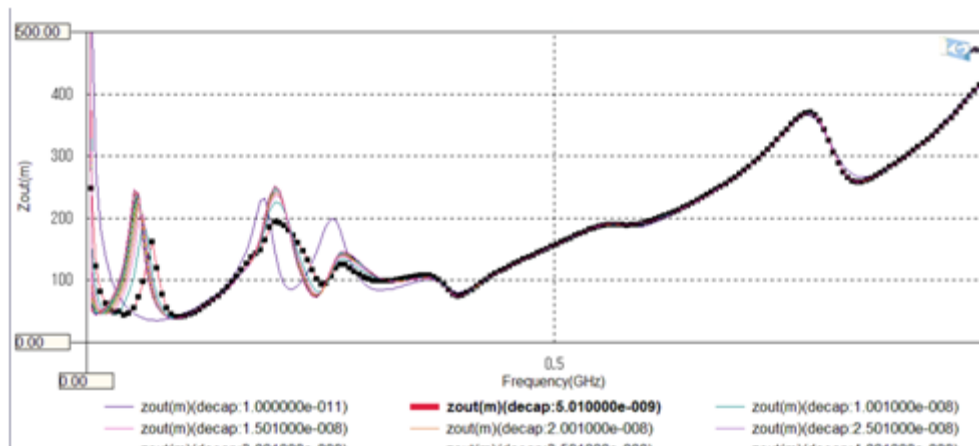


図 1 9 出力ポイントのインピーダンスの周波数変化

ここまで、IBIS モデルでの QDR2 メモリーの書き込み Eye パターンシミュレーション、USB3.0 ケーブルのコンプライアンステストの Eye パターンやミックスモード S パラメータ解析、PDN 解析を PCBsim パッケージで行う例を示しました。これまで IBIS シミュレーションや SPICE シミュレーションはシステムエンジニアが行う場合が多かったと思います。一方で個々のパッシブ部品のコンプライアンステストのシミュレーションは部品メーカーが高価な専用ツールで行っていました。システムエンジニア側では、システムのワーストケース解析を行いために、部品メーカーにワーストケースの S パラメータを要求することがありますが、部品メーカー側は保障の問題や技術問題もありワーストケースの S パラメータを顧客に提出するというのは困難な面が多くあります。そもそも S パラメータの良し悪しの明確な定義というのがありません。よく論議されるのがインピーダンス整合の良し悪しですが、それ以外にも損失、SKEW など伝送品質に影響するパラメータはたくさんあります。そのような状況から今後パッシブコンポーネントメーカーは、コンプライアンステストの仕様でシミュレーションや実測を行うと同時に、IBIS モデルなどを含むシステムレベルのシミュレーションを行い、将来の技術的な需要の予測を継続的に行っていく必要がある。またシステムエンジニアは、部品メーカーがワーストケースのシミュレーションモデルを提示することが困難であることを理解して、参考レベルのモデルから自らワーストケースのモデルを作成する力量が必要になるものと思われます。その両方の要求に、安価なシミュレーションシステムである PCBsim パッケージが利用できます。